

Patent Abstracts of Japan

PUBLICATION NUMBER : 10189537
PUBLICATION DATE : 21-07-98

APPLICATION DATE : 26-12-96
APPLICATION NUMBER : 08358736

APPLICANT : SONY CORP;

INVENTOR : YANAGIDA TOSHIHARU;

INT.CL. : H01L 21/3065

TITLE : DRY ETCHING METHOD

ABSTRACT : PROBLEM TO BE SOLVED: To obtain a dry etching method in which a silicon compound layer, particularly a low-dielectric constant interlayer insulating film represented by an SiOF film, can be dry-etched with high anisotropy and with high selectivity.

SOLUTION: When a silicon compound layer is dry-etched, an etching gas containing at least one kind of an inert gas selected from a group composed of krypton, xenon and radon is used. In this case, in an overetching operation, it is preferable to use at least one kind of an inert gas selected from a group composed of argon, neon and helium whose mass is comparatively small instead of at least one kind of the inert gas selected from the group composed of krypton, xenon and radon. In addition, it is preferable that a sulfur-based compound which can generate free sulfur in a plasma under a discharge dissociation condition is contained in the etching gas.

COPYRIGHT: (C)1998,JPO

(19)日本国特許庁 (JP)

(12) 公開特許公報 (A)

(11)特許出願公開番号

特開平10-189537

(43)公開日 平成10年(1998)7月21日

(51)Int.Cl.⁶
H 01 L 21/3065

識別記号

F I
H 01 L 21/302

F

審査請求 未請求 請求項の数10 FD (全 7 頁)

(21)出願番号 特願平8-358736

(71)出願人 000002185

(22)出願日 平成8年(1996)12月26日

ソニー株式会社

東京都品川区北品川6丁目7番35号

(72)発明者 柳田 敏治

東京都品川区北品川6丁目7番35号 ソニ

一株式会社内

(74)代理人 介理士 田治米 登 (外1名)

(54)【発明の名称】 ドライエッチング方法

(55)【要約】

【課題】シリコン化合物層、特に、Siのド膜に代表される低誘電率間絶縁膜を高異方性及び高選択性でドライエッチングできるようにする。

【解決手段】シリコン化合物層をドライエッチングする際に、クリフトン、キセノン及びラドンからなる群より選択される少なくとも1種類の不活性ガスを含有するエッチングガスを用いる。この場合、オーバーエッチング時に、クリフトン、キセノン及びラドンからなる群より選択される少なくとも1種類の不活性ガスに代えて、比較的質量の小さいアルゴン、ネオン及びヘリウムのかかる群より選択される少なくとも一種類の不活性ガスを使用することが好ましい。エッチングガスに、放電解離条件下のプラズマ中で選択的硫黄を生成し得る硫黄系化合物を含有させると好ましい。

【特許請求の範囲】

【請求項1】シリコン化合物層をドライエッキングする際に、クリフトン、キセノン及びラドンからなる群より選択される少なくとも1種類の不活性ガスを含むエッティングガスを用いることを特徴とするドライエッキング方法。

【請求項2】エッティングガスがフルオロカーボン系化合物を含むする請求項1記載のドライエッキング方法。

【請求項3】シリコン化合物層がハフゲン元素を含有する低誘電率シリコン酸化物層である請求項1記載のドライエッキング方法。

【請求項4】ハフゲン元素を含むする低誘電率シリコン酸化物層がS10F層である請求項3記載のドライエッキング方法。

【請求項5】シリコン化合物層をドライエッキングする際に、クリフトン、キセノン及びラドンからなる群より選択される少なくとも1種類の不活性ガスとフルオロカーボン系化合物とを含むエッティングガスを用いてシリコン化合物層を裏面的にその層厚を超えない深さまでシャットエッキングする第1の工程、及び第1の工程でエッティングされたシリコン化合物層を、アルゴン、ネオン及びヘリウムからなる群より選択される少なくとも1種類の不活性ガスとフルオロカーボン系化合物とを含むエッティングガスを用いてオーバーエッキングを行う第2の工程を有することを特徴とするドライエッキング方法。

【請求項6】シリコン化合物層がハフゲン元素を含有する低誘電率シリコン酸化物層である請求項5記載のドライエッキング方法。

【請求項7】ハフゲン元素を含むする低誘電率シリコン酸化物層がS10F層である請求項6記載のドライエッキング方法。

【請求項8】シリコン化合物層をドライエッキングする際に、シリコン化合物層を有する被エッキング基板の温度を室温以下に制御しながら、クリフトン、キセノン及びラドンからなる群より選択される少なくとも1種類の不活性ガスと、放電解離条件下的フラジカル中遊離の種々を生成し得る硫黄系化合物とを含むエッティングガスを用いることを特徴とするドライエッキング方法。

【請求項9】シリコン化合物層がハフゲン元素を含むする低誘電率シリコン酸化物層である請求項8記載のドライエッキング方法。

【請求項10】ハフゲン元素を含むする低誘電率シリコン酸化物層がS10F層である請求項9記載のドライエッキング方法。

【発明の詳細な説明】

【0001】

【発明が属する技術分野】本発明は、半導体装置等の製造分野において好ましく適用されるシリコン化合物層のエッキング方法に関するものに、S10F層等の低誘電率シリコン化合物層を、高アスペクト比、高異方性、

高選択性、高速、及び低ハーティクル汚染性を実現しながらドライエッキングする方法に関するものである。

【0002】

【従来の技術】近年のVLSI、ULSI等にみられるように半導体装置の高集成化および高性能化が進展するに伴い、酸化シリコン（SiO₂）系材料層のドライエッキング加工に対する技術的要請がますます厳しくなってきている。

【0003】例えば、半導体デバイスの高速化や微細化を図るために、半導体部品領域の複合深さが要求となり、また、各種の材料層が重なっている状況下では、純度以上に付下地選択性に加え且つクロセクターリングないドライエッキング技術が要求される。そのようなエッキング技術の例としては、半導体基板間に形成された不純物散乱層やSi-Ni-Alの抵抗良導子として用いられるPMOSトランジスタのソース漏極又はドレイン領域にコントラクトを形成する場合において、下地のシリコン基板や多結晶シリコン層の上に形成されているSiO₂層間絶縁膜をドライエッキングする技術が挙げられる。この場合、対レジスト遮断比の向上も重要な課題である。これは、サブミクロンデバイスでは、レジストマスクの漏泄によるかぎり無効化が発生する事態が発生する事例が見られており、それを防ぐためには、レジストマスクの漏泄によるかぎり無効化が発生しない事態を許容されなくなつてきているからである。

【0004】従来、酸化シリコン系材料層をドライエッキングする場合、強度なSi-O結合を切断するためにイオン性を高めたモードで行われている。このモードにおいては、エッティングガスであるC₂F₆、C₄F₈等のフルオロカーボン系ガスから生成するC_xF_yの入射イオンエネルギーを利用して行われている。この場合、エッティングの際に高い選択性と異方性を実現することも実現されているが、その根拠は応えるために、従来においてレジストや被エッキング層の側壁にガスカミストリー条件下で保護トリマーを厚く形成することが行われている。

【0005】

【前記が解決したとする課題】しかし、高選択性エッキングを行なうために、C_xF_yの入射イオンエネルギーを高めると、エッティング反応が物理的過程スパッタリングに近づくため、エッティング選択性が低下するという問題があり、エッティングの高選択性と選択性を両立させることが困難であった。しかも、ガスカミストリー条件下でエッティングを行なった場合、連続処理時にエッティングレートの低下やハーティクルレベルの低下を引き起こすという問題があつた。特に、エッティングレートの低下の問題は、側壁パターンを形成する場合はほど顕著となつてゐる。

【0006】特に、最近、ワジックLSI等の高密度デバイスにおいて、配線の多層化、高密度化に伴い、配線容量による信号遮断の問題が深刻化してきており、その解決策としてS10F層に代表される低誘電率層間絕縁膜の採用が検討されているが、S10F層のエッキングの際にレジストマスクや下地シリコン材料層のエッチャ

トとなるトランジカルが活性生成し、エッティングが弱り選択性及び電力性の確保がままならないとされている。

【00107】また、上述したようにドライエッティングの際に、デバイス制限に影響を及ぼすよどみ汚染の発生を防止することも常に求められている。

【00108】本発明は、以上の従来の技術の問題を解決しようとするものであり、シリコン化合物層、特に、S-I-O層に代表される低誘電率高間絶縁性を高めたり及び高選択性ドライエッティングできるようにすることを目的とする。

【00109】

【課題を解消するための手段】本発明者は、シリコン化合物層をドライエッティングする際に使用するエッティングガスの一成分として、片側的質量の大きな不活性ガスを使用することにより上述の目的を達成できることを見出し、本発明を完成させたに至った。

【00110】即ち、本発明の第1の態様は、シリコン化合物層をドライエッティングする際に、クリプトン、キセノン及びラドンからなる群より選択される少なくとも1種類の不活性ガスを含むエッティングガスを用いてシリコン化合物層を表面的にその厚さを超えて深さまでジェストエッティングする第1の工程、及び第1の工程でエッティングされたシリコン化合物層を、アルゴン、ネオン及びヘリウムからなる群より選択される少なくとも1種類の不活性ガスをフルオロカーボン系化合物とを含むエッティングガスを用いてオーバーエッティングを行う第2の工程を有することを特徴とするドライエッティング方法を提供する。

【00111】また、本発明の第2の態様は、シリコン化合物層をドライエッティングする際に、クリプトン、キセノン及びラドンからなる群より選択される少なくとも1種類の不活性ガスとフルオロカーボン系化合物とを含むエッティングガスを用いてシリコン化合物層を表面的にその厚さを超えて深さまでジェストエッティングする第1の工程、及び第1の工程でエッティングされたシリコン化合物層を、アルゴン、ネオン及びヘリウムからなる群より選択される少なくとも1種類の不活性ガスとフルオロカーボン系化合物とを含むエッティングガスを用いてオーバーエッティングを行う第2の工程を有することを特徴とするドライエッティング方法を提供する。

【00112】更に、本発明の第3の態様は、シリコン化合物層をドライエッティングする際に、シリコン化合物層を有する被エッティング基板の温度を室温以下に制御しながら、クリプトン、キセノン及びラドンからなる群より選択される少なくとも1種類の不活性ガスと、放電部等条件下のラズマ中に強度の磁場を生成し得る硫黄系化合物とを含むエッティングガスを用いることを特徴とするドライエッティング方法を提供する。

【00113】以上説明した第1～第3の態様のドライエッティング方法において、シリコン化合物層として、ハロゲン元素を有する低誘電率シリコン酸化物、特に、Si-Oドープを使用することが好ましい。

【00114】本発明の他の特徴、目的及び効果は、以下の記述において明らかとなる。

【00115】

【発明の実施の詳細】以下、本発明を詳細に説明する。

【00116】本発明の第1の態様においては、シリコン

化合物層をドライエッティングする際に、クリプトン(Kr)、キセノン(Xe)及びラドン(Rn)からなる群より選択される少なくとも1種類の不活性ガスを含有するエッティングガスを用いる。このエッティングガスには、不活性ガスの他にこの種のドライエッティング成膜に用いられる通常のフルオロカーボン系化合物を含有させることが好ましい。

【00117】このように、ヘリウム(Hel)やアルゴン(Arg)などに比べて比熱的原子量(質量)の大きい不活性ガスを使用すると、フルオロカーボン系化合物のみを用いた場合よりもA-D等の不活性ガスを含有するエッティングガスを用いた場合において、放電ラズマ中に前駆生成する荷電粒子のうち大きめ質量をもつイオンの前駆量が増加し、イオンアシスト効率を上げる上でのスピルリコン化合物層のドライエッティングにおける高い異方性と高速度加工を効率良く行うことができる。また、エッティングガスに質量の大きな不活性ガス陰子が存在することは、放電ラズマ中の電子の衝突確率を増加させるため、メインエッティング種であるCドの崩壊を促進し、その結果、エッティングと競合して堆積するフルオロカーボン系ポリマー中のF濃度が低下し、それに相応してそのポリマーに占める炭素原子の含有割合を宏量的に増大させることができる。これにより、フルオロカーボン系ポリマーの膜質が強化され、入射イオンやラジカルの攻撃に対する耐性を高めることができる。併せて、レジストマスクやシリコン材料層の下地層のエッティングが抑制され、エッティング選択性が大きく向上する。

【00118】ここで、エッティングガス中の不活性ガスの含有割合を規定。また、フルオロカーボン系ポリマーの種類、含有割合等に關しては、放電ラズマ中の構造であるシリコン化合物層、あるいはレジストや下地層等の材料の種類や厚さなどに応じて適宜決定することができます。また、他のドライエッティング条件(圧力、温度、プラズマ発生用高周波パワー等)についても適宜決定することが可能となる。

【00119】特に、シリコン化合物層がハロゲン元素を含有する低誘電率シリコン酸化物、中でもSi-O基層子(F)を摂取基素として含有するSi-Oドープである場合には、本発明の方法の利点がよりいっそう生かされる。これは、ハロゲン元素を含有するSi-Oドープ等の導電性層間に導電性のエッティングにおいては、エッティング中に心配される生成物として次式ラジカルなどのハロゲンラジカルが生じるため、従来においては選択性及び電力性の確保が困難な状況となっているためである。

【00120】次に本発明の第2の態様について説明する。

【00121】第2の態様のドライエッティング方法は、シリコン化合物層をドライエッティングする際に、シリコン化合物層を表面的にその厚さを超えて深さまでエッ

ング(シャットエッキング)する第1の工程と、オーバーエッキングする第2の工程とを有する。ここで、第1の工程はエッキングガスとして、比較的質量の大きな不活性ガスであり、第2の工程はエッキングガスとして、比較的質量の小さな不活性ガスに代えて比較的質量の小さな不活性ガス及び小さな質量より選択される少なくとも一種の不活性ガスと、フルオロカーボン系化合物とを含むエッキングガスを用い、第2の工程のエッキングガスとして、比較的質量の大きな不活性ガスに代えて比較的質量の小さな不活性ガス及び小さな質量より選択される少なくとも一種の不活性ガスと、フルオロカーボン系化合物とを含むエッキングガスを使用する。

【0002-2】これまことに不活性ガスを使い分けた本発明の第1の工程は、本発明の第1の工程の基板のドライエッキング方法が適用されているので、第1の工程の場合と同様に、高い異方性で且つ高速の加工を効率良く行なうことができ、また、照射イオンやラジカルの攻撃に対する耐性を高めることができ、従って、レジストマスクやシリコン材料層の下地層のエッキングが抑制され、エッキング選択性が大きく向上する。

【0002-3】また、本発明の第2の工程の第2の工程は、シリコン化合物層のシャットエッキングされた状態をオーバーエッキングする工程であるが、この工程においては薄板に人射するイオン種の質量が相対的に小さくなり、シリコン化合物層がエッチオフされて下地層が露出した時に、イオン衝撃エネルギーでデバイスが受ける物理的なエッキングダメージを軽減することができる。また、エッキング面に親合してデバイシットするフルオロカーボン系ポリマーをノックオンする形で下地層に不純物が混入するコンタミネーションの発生を抑制することができるようになる。このため、本発明の第2の工程は、本発明の第1の工程の場合よりも更に低ダメージ性と低汚染性とに優れ、しかも高異方性且つ高選択性でシリコン化合物層のドライエッキングが可能となる。

【0002-4】なお、第2の工程の場合も、エッキングガス中の不活性ガスの含有割合や流量、また、フルオロカーボン系ポリマーの種類、含有割合等についても、被エッキング対象物であるシリコン化合物層、あるいはレジストや下地層等の材料の種類や層厚などに応じて適宜決定することができる。また、他のドライエッキング条件(圧力、温度、フラグマ发生用高周波パワー等)についても適宜決定することができる。

【0002-5】また、シリコン化合物層がハロゲン元素を含有する低誘電率シリコン酸化物層、中でもフッ素原子(F)を構成元素として含有するSi-O-F膜である場合に、本発明の方法の利点がよりいっそう生かされることとなる。

【0002-6】次に本発明の第2の工程のドライエッキング方法について説明する。

【0002-7】第2の工程のドライエッキング方法は、シリコン化合物層をドライエッキングする際に、シリコン化合物層を有する被エッキング基板の温度を室温以下に

制御しながら、クリフトン、キセノン及びラドンからなる混合より選択される少なくとも一種の不活性ガスと、放電解離条件上にプラスにて適度の荷重を生成し得る硫黄系化合物とを含むエッキングガスを用いる。

【0002-8】このように被エッキング基板(ウエハ)を室温以下に冷却すると、ランカル反応が抑制され、また、エッキングと親合して起きる硫黄の堆積により、レジストマスクや下地材料層のエッキングが一層効果的に抑制される。

【0002-9】一方、S-Iの層のシリコン化合物層には、硫黄絶縁層中に放出される硫素原子と反応し、S-Iのやわらかさによって容易に脱離するため堆積が起こる。エッチレートの低下もほとんどない。従って、原子量の小さな不活性ガスを利用して形成する高い異方性とエッチレートとを維持したまま、より高い選択性を有するエッキングが可能となる。

【0003-0】なお、堆積した硫黄は、エッキング終了後にO₂ plasma、アッシングを行えば、レジストマスクと共に選べかれて除去されるため、残渣として残ることはなく、ハーフィクル再保護となるおそれもない。

【0003-1】なお、第3の工程の場合も、エッキングガス中の不活性ガスの含有割合や流量、また、フルオロカーボン系ポリマーの種類、硫黄化合物の種類や含有割合等について、被エッキング対象物であるシリコン化合物層、あるいはレジストや下地層等の材料の種類や層厚などに応じて適宜決定することができる。また、他のドライエッキング条件(圧力、温度、フラグマ发生用高周波パワー等)についても適宜決定することができる。

【0003-2】また、シリコン化合物層がハロゲン元素を含有する低誘電率シリコン酸化物層、中でもフッ素原子(F)を構成元素として含有するSi-O-F膜である場合には、本発明の方法の利点がよりいっそう生かされることとなる。

【0003-3】

【実施例】以下、図面を参照して本発明を実施例により具體的に説明する。

【0003-4】実施例1

本実施例は、本発明の第1の工程の具体例であって、エッキングガスとしてCO₂とArとの混合ガスを用い、炭化シリコンからなる層間絕縁膜に、シリコン基板中に形成された不純物散逸層に臨むコンタクトホールを形成した例である(図1(a)及び(b)参照)。

【0003-5】まず、不純物散逸層2が形成された単晶シリコン基板1上に、CVD法によりSi-O-F膜からなる層間絶縁膜3を形成した。その層間絶縁膜3上に、エッキング用マスクとして所定のパターンに沿ってより開口部4aを有するレジストパターン層4を形成した(図1(c))。

【0003-6】次に、この被エッキング基板(ウエハ)をマグネットロンRFIE(反応性イオンエッキング)装置に

セットし、以下の条件でエッチングを行った

【0037】

ガス流量 : C₄F₈ Kr = 30 90 sccm
圧力 : 2.0 Pa
RFパワー密度 : 2.0W/cm² (13.56MHz)

磁場強度 : 1.5 × 10⁻²T (150 Gauss)

【0038】このエッチング過程では、開口部4a内に突出した層間絶縁膜3の表面において、C₄F₈イオンによるSiO₂のエッチングが約850nm/minのエッチング速度で進行した。この結果、良好な異方性形状を有するコンタクトホール5が形成できた(図1(b))。

また、レジストバーン層4や単結晶シリコン基板1に対して高選択性が形成され、オレジスト選択比は約7、対シリコン選択比は約10であった。

【0039】実施例2

ガス流量 : C₄F₈ Ne = 30 90 sccm
圧力 : 2.0 Pa
RFパワー密度 : 2.0W/cm² (13.56MHz)

磁場強度 : 1.5 × 10⁻²T (150 Gauss)

【0043】このエッチング過程では、開口部4a内に突出した層間絶縁膜3の表面において、C₄F₈イオンによるSiO₂のエッチングが約900nm/minのエッチング速度で進行した。この結果、良好な異方性形状を有するバイアホール10を形成することができた(図2(b))。また、本実施例においても、レジストパターン層4や下層金属配線層7に対して高い選択性で層間絶縁膜3をエッチングすることができた。

【0044】実施例3

本実施例は、本発明の第2の態様の具体例であって、酸化シリコンからなる層間絶縁膜3に基板中に形成された不純物粒状層に臨むコンタクトホールを形成した例である(図3(a)～(c)参照)。ここで、この態様は、第

ガス流量 : C₄F₈ Kr = 30 90 sccm
圧力 : 2.0 Pa
RFパワー密度 : 2.2W/cm² (13.56MHz)
磁場強度 : 1.5 × 10⁻²T (150 Gauss)
ウエハ温度 : 15°C

【0048】このエッチングは、層間絶縁膜3のエッチングを単結晶シリコン基板1、正面には不純物粒状層2が露出する直前まで行った。この結果、図3(b)に示すように、コンタクトホール5の底部に層間絶縁膜3の残余部3aが若干残された状態となった。

【0049】(第2の工程) 次に、図3(b)に示した

ガス流量 : C₄F₈ He = 60 60 sccm
圧力 : 2.0 Pa
RFパワー密度 : 1.2W/cm² (13.56MHz)
磁場強度 : 1.5 × 10⁻²T (150 Gauss)
ウエハ温度 : 15°C

【0051】この結果、下地の不純物粒状層2にダメージを与えることなく、良好な異方性形状を有するコンタ

本実施例は、実施例1と同様に、本発明の第1の態様の具体例であって、エッチングガスとしてC₄F₈とNeとの混合ガスを用い、SiO₂からなる低誘電率層間絶縁膜3に、下層金属配線層7に臨むバイアホールを形成した例である(図2(a)及び(b)参照)。

【0040】まず、本実施例で用いた被処理基板としては、下層層間絶縁膜6上の下層金属配線層7を被覆するように、SiO₂からなる低誘電率層間絶縁膜8を形成した。更に、層間絶縁膜8のエッチング用マスクとして所定のパターンニングにより開口部9aを有するレジストバーン層9を形成した(図2(a))。

【0041】次に、この被エッチング基板(ウエハ)をマグネットロンRIE装置にセットし、以下の条件でエッチングを行った。

【0042】

1の工程(ジャストエッチング工程)と第2の工程(オーバーエッチング工程)とを含む。

【0045】(第1の工程)まず、不純物粒状層2が形成された単結晶シリコン基板1上に、CVD法によりSiO₂膜からなる層間絶縁膜3を形成した。その層間絶縁膜3上に、エッチング用マスクとして所定のパターンニングにより開口部4aを有するレジストバーン層4を形成した(図3(a))。

【0046】次に、この被エッチング基板(ウエハ)をマグネットロンRIE(反応性イオンエッチング)装置にセットし、以下の条件でエッチングを行った。

【0047】

状態のウエハをマグネットロンRIE(反応性イオンエッチング)装置にセットしたまま、エッチング条件を以下に示すように代えて、コンタクトホール5の内部の残余部3aのエッチング及びオーバーエッチングを行った。

【0050】

クホールを形成することができた(図3(c))。

【0052】実施例4

本実施例は、本発明の第3の態様の具体例であって、エッチングガスとしてCF₄、SF₆、Ne混合ガスを用いて、SiO₂からなる低誘電率層間絶縁膜8に、下層金属層間に埋めバイアホールを形成した例である。

【0053】まず、本実施例で用いた被処理基板としては、下層層間絶縁膜6上の下層金属配線層7を被覆するように、SiO₂からなる低誘電率層間絶縁膜8を形成した。更に、層間絶縁膜8のエッティング用マスクとして所定のパターンニングにより開口部9aを有するレジス

ガス流量 : CF₄、SF₆、Ne = 20 20 60 sccm

圧力 : 0.3 Pa

ICP 実源パワー: 1000W (2MHz)

基板Bias電圧: 300V (13.56MHz)

ウエハ温度: -30°C

【0056】この結果、図2(b)に示すように、良好な異方性形状を有するバイアホール10をマイクロ・ローディング効果もなく高速で形成することができた。しかもレジストパターン層9の膜厚の大軒な減少やパターンエッティングによる下地層の消耗も認められなかった。

【0057】本実施例では、硫黄系化合物が放電解離によってプラズマ中に遊離の硫黄が生成し、その遊離硫黄がレジストマスクや下地材料層上へフッ素含有量の少ない炭素系ポリマーと共に堆積した。この堆積と基板冷却効果とにより、炭素系ポリマーの堆積がわずかであっても、マイクロ・ローディング効果を発生させることなく高い選択性を有するエッティングプロセスを確立できた。

【0058】なお、エッティング中に堆積した硫黄は、100°C程度の温度で容易に昇華するため、加熱されたチャンバー内でエッティング後にウエハ加熱を施すことによって外に除去することができた。従って、ウエハ処理を重ねた後でのバーティカルレベルが改善され、デバイスの歩留り向上にもつながった。

【0059】

【発明の効果】本発明のドライエッティング方法によれば、シリコン化合物層のドライエッティング加工が高異方性かつ高選択性で効率良く進行する。

【0060】これにより、従来技術では選択性及び異方性の確保が困難であったSiO₂膜等の低誘電率層間絶

トパターン切りを形成した(図2(a))。

【0054】次に、この被エッティング基板(ウエハ)を、0°C以下に温度制御できる冷却機構を備えてなる基板バイアス印加型ICP(Inductively Coupled Plasma)エッティング装置にセットし、チラーとアルコール系冷媒を使用して被エッティング基板を約-30°Cに冷却保持し、以下の条件でエッティングを行った。

【0055】

純度の高いアスペクト比加工を、高い異方性と高い選択性を有するプロセスで実現することができる。

【0056】したがって、本発明は、微細なデザイン・ルールに基づいて設計され、高集成度、高性能、高信頼性が要求される今後の半導体装置の製造に初めて有効である。

【図面の簡単な説明】

【図1】本発明の第1の態様のドライエッティング方法をコントラクトホールの形成に適用した際の工程説明図である(同図(a)及び(b))。

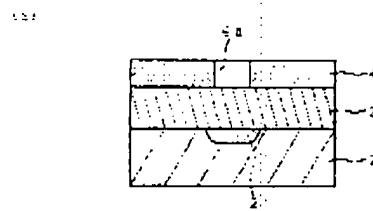
【図2】本発明の第1又は第3の態様のドライエッティング方法をバイアホールの形成に適用した際の工程説明図である(同図(a)及び(b))。

【図3】本発明の第2の態様のドライエッティング方法をコントラクトホールの形成に適用した際の工程説明図である(同図(a)～(c))。

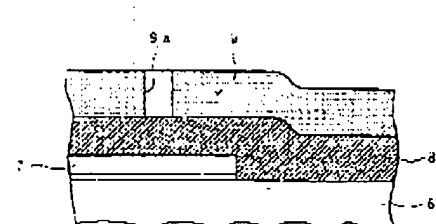
【符号の説明】

1…単結晶シリコン基板、2…不純物拡散層、3…層間絶縁膜(酸化シリコン系材料層)、3a…層間絶縁膜の残余部、4…レジストパターン層、4a…開口部、5…コントラクトホール、6…下層層間絶縁膜、7…下層金属層間絶縁層、8…上層層間絶縁膜、9…レジストパターン層、9a…開口部、10…バイアホール

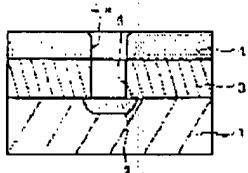
【図1】



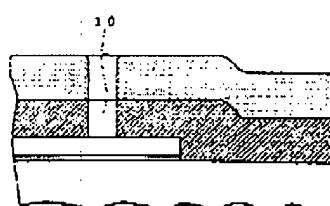
【図2】



(b)

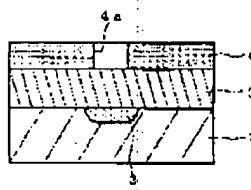


(c)

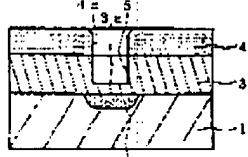


【図3】

(a)



(b)



(c)

